

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-216433

(43)Date of publication of application : 27.08.1993

(51)Int.Cl.

G09G 3/28
H01J 17/49

(21)Application number : 04-018027

(71)Applicant : NEC CORP

(22)Date of filing : 04.02.1992

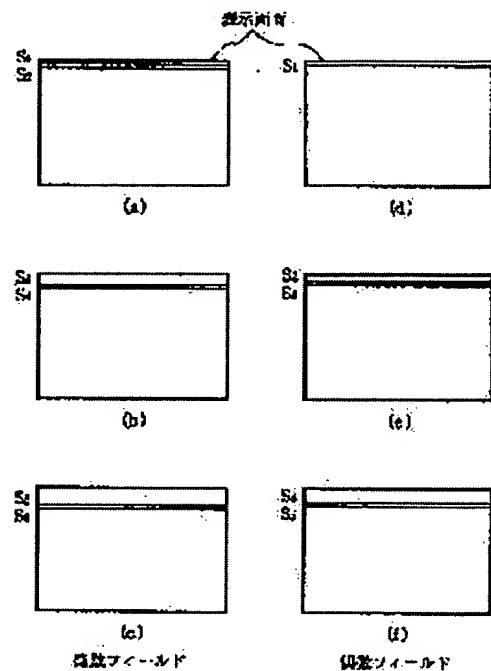
(72)Inventor : SANO YOSHIO

(54) DRIVING METHOD OF PLASMA DISPLAY PANEL

(57)Abstract:

PURPOSE: To secure a sufficient data writing time and improve the display quality by shifting two scanning electrodes by one scanning unit, which are driven at the same time for an odd and an even field, by one scanning electrode.

CONSTITUTION: The screen is scanned to the bottom by scanning electrodes S1 and S2 which are selected in a 1st horizontal scanning period and perform writing operation, similar scanning electrodes S3 and S4 in a next horizontal scanning period, and similar scanning electrodes S5 and S6 in a further next horizontal scanning period. Thus, all subfields of an odd field are displayed and then an interlacing system is employed for an even field to shift the centroid of two scanning electrodes as one display unit from the centroid of display electrodes for the odd field. Namely, only the scanning electrode S1 is scanned in the 1st horizontal scanning period, but the two scanning electrodes S2 and S3 are selected in the next horizontal scanning period, and the two scanning electrodes S4 and S5 are selected in the further next horizontal scanning period.

**LEGAL STATUS**

[Date of request for examination] 30.07.1996

[Date of sending the examiner's decision of rejection] 05.01.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

THIS PAGE RI ANK (USPTO)

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-216433

(43)公開日 平成5年(1993)8月27日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/28	B	8621-5G		
H 0 1 J 17/49	Z	7354-5E		

審査請求 未請求 請求項の数1(全10頁)

(21)出願番号 特願平4-18027

(22)出願日 平成4年(1992)2月4日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 佐野 與志雄

東京都港区芝五丁目7番1号日本電気株式会社内

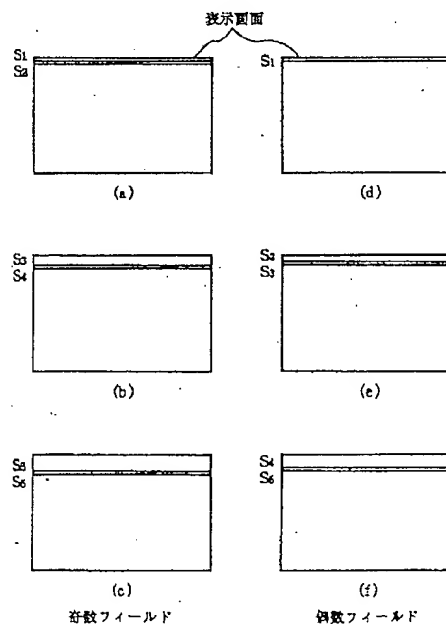
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 プラズマディスプレイパネルの駆動方法

(57)【要約】

【目的】高詳細のプラズマディスプレイを、十分に長いデータ書込時間をもって駆動し、表示書込ミスのない良好な表示品位を有するプラズマディスプレイの駆動方法を実現する。

【構成】従来の線順次走査方式をインターレース方式とし、連続した2行の走査電極を1走査単位として線順次駆動する。これにより、データ書込時間を従来にくらべて2倍にとることができ、この結果、データの書込確率を高め、書込ミスのない良好な表示を実現する。また、奇数フィールドと偶数フィールドで、同時に駆動する1走査単位の2行の走査電極を、1走査電極だけずらし、解像度の低下を防ぐことができる。



S1-S2: 書込を行う走査電極

【特許請求の範囲】

【請求項 1】 メモリー機能を有するドットマトリクス表示型 AC プラズマディスプレイパネルをインターレース方式で駆動する駆動方法において、連続した 2 行の走査電極を 1 走査単位として線順次に駆動するとともに、奇数フィールドと偶数フィールドで、同時に駆動する 1 走査単位の 2 行の走査電極を 1 走査電極だけずらすことを特徴とする、プラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、近年進展著しいパーソナルコンピュータやオフィスワークステーション、ないしは将来の発展が期待される壁掛けテレビなどに用いられるプラズマディスプレイパネルの駆動方法に関する。

【0002】

【従来の技術】 従来用いられているメモリー機能を有するドットマトリクス表示型 AC プラズマディスプレイパネルの一例の構成を図 5 に示す。図 5 (a) は平面図、図 5 (b) は同図 (a) の A-A' 線における断面図である。

【0003】 このディスプレイパネルは、第 1 絶縁基板 1、第 2 絶縁基板 2、行電極 3、列電極 4、絶縁層 5、6、保護層 7、蛍光体 8、隔壁 9 から構成されている。なお、10 は放電空間、11 は画素を示している。

【0004】 また図 6 は図 5 に示すプラズマディスプレイパネルの電極配置を示す平面図である。図 6 においては、図 5 に示した行電極 3 が、2 つのグループ、すなわち走査電極 S_1 から S_m と共通行電極 C_1 から C_{m+1} に分かれている。なお、12 は第 1 絶縁基板 1 と第 2 絶縁基板 2 を気密接着しているシール部を示している。 $D_1 \sim D_n$ は、列電極である。

【0005】 図 7 は図 5、図 6 に示すプラズマディスプレイパネルの従来の駆動方法による電圧波形図である。図 7 において、波形 (a) は共通行電極 $C_1 \sim C_{m+1}$ に印加される電圧波形を、波形 (b) は走査電極 S_1 に印加される電圧波形を、波形 (c) は走査電極 S_2 に印加される電圧波形を、波形 (d) は走査電極 S_3 に印加される電圧波形を、波形 (e) は列電極 D_1 に印加される電圧波形を、波形 (f) は走査電極 S_1 と列電極 D_1 の交点の画素の放電発光波形をそれぞれ示している。

【0006】 波形 (a) に示すように、共通行電極 $C_1 \sim C_{m+1}$ には負極性の維持パルス A が共通に印加される。また波形 (b), (c), (d) に示すように走査電極 $S_1 \sim S_m$ には、どの電極にも共通の負極性の維持パルス B 以外に、各走査電極に独立に、走査パルスと消去パルスが線順次に印加される。また波形 (e) に示すように、列電極には、発光データに応じて正のデータパルスが印加される。例えば、走査電極 S_1 と列電極 D_1 の交点の画素を発光させるには、走査電極 S_1 に印加す

る走査パルスに同期して列電極 D_1 に正のデータパルスを印加する。すると、この画素内で放電が発生し、例えば波形 (f) で示すように発光を生じる。この放電発光は維持パルス A および B が印加され続けることにより維持されるが、走査電極 S_1 に幅の狭い低電圧の消去パルスが印加されると、放電発光は停止する。このような手段により、各画素の発光を全画面にわたって制御できる。

【0007】 次に、階調表示を行う方法について説明する。図 8 は、従来から用いられてきた、一画面を表示する 1 フィールドを複数のサブフィールドに分割して、各サブフィールドの発光時間を制御することにより階調表示を行うタイムチャートである。図 8 は、 $2^8 = 256$ 階調の表示を行う場合を示している。1 フィールドは、8 個の均等な時間のサブフィールドに分割され、それぞれのサブフィールドは、図 8 に示されたように、発光時間が重みづけられている。各走査ライン上の画素は、各サブフィールドにおける発光を選択することにより、256 階調の表示を行うことが出来る。ここで、走査電極は、各サブフィールドにおいて線順次に走査している。

【0008】

【発明が解決しようとする課題】 しかしながら、図 8 に示したサブフィールドを用いる方法によって階調表示を行うと、1 行に割り当てられる走査パルスの時間幅が、小さくなっていく。このため、走査パルスに十分な時間幅を与えることができず、十分なデータの書き込みが行なわれず、このため表示すべき画素が不点灯となり、表示不良となる欠点があった。たとえば、1 フィールド時間を $1/60$ 秒とし、8 サブフィールドを用いて、表示走査線数 480 本の I D T V 画像を表示する場合を考えると、1 走査線の書き込みに用いることができる時間は $1/(60 \times 8 \times 480) = 4$ マイクロ秒以下となり、書き込みが不十分になってしまう欠点があった。

【0009】 本発明の目的は、十分なデータの書き込み時間を確保でき、その結果として表示品位の高いプラズマディスプレイパネルの駆動方法を実現することにある。

【0010】

【課題を解決するための手段】 本発明によれば、メモリー機能を有するドットマトリクス表示型 AC プラズマディスプレイパネルをインターレース方式で駆動する駆動方法において、連続した 2 行の走査電極を 1 走査単位として線順次に駆動するとともに、奇数フィールドと偶数フィールドで、同時に駆動する 1 走査単位の 2 行の走査電極を 1 走査電極だけずらすことを特徴とする、プラズマディスプレイパネルの駆動方法が得られる。

【0011】

【作用】 本発明は、上述した手段を用いることにより、従来技術の課題を解決した。以下、実施例により詳しく説明する。

【0012】

【実施例】図1は、本発明の実施例を示した、表示画面における走査のために選択された、走査電極の位置の時間変化を示した図である。図1において、(a)～

(c)はインターレース方式における、奇数フィールドにおける走査のために選択された、書き込みを行う走査電極の時間変化を、(d)～(f)は偶数フィールドにおける走査のために選択された、書き込みを行う走査電極の時間変化を示す。

【0013】図1(a)は最初の水平走査期間における、選択された書き込みを行う走査電極 S_1 、 S_2 を示している。図1(b)は次の水平走査期間における、選択された書き込みを行う走査電極 S_3 、 S_4 を示している。図1(c)はさらに次の水平走査期間における、選択された書き込みを行う走査電極 S_5 、 S_6 を示している。以下、順次このようにして、画面下まで走査を行う。

【0014】以上のようにして奇数フィールドについて全てのサブフィールドを表示した後、偶数フィールドの表示に移る。偶数フィールドでは、インターレース方式を用いているため、1表示単位をなす2本の走査電極の重心を奇数フィールドにおける表示電極の重心とずらす必要がある。本発明の場合は、2本の走査電極を1単位としているため、1走査電極分だけ表示位置を上下ずらす必要がある。そこで、図1(d)に示したように、まず最初の水平走査期間においては走査電極 S_1 のみを走査する。しかし、次の水平走査期間では、2行の走査電極 S_2 、 S_3 を選択する。更に次の水平走査期間では、2行の走査電極 S_4 、 S_5 を選択する。以下順次このようにして、偶数フィールドの全てのサブフィールドにおける表示を行う。

【0015】上記の説明から、1フィールドにおける水平走査期間の数を従来の半分に出来ることが容易に判る。従って、1水平走査期間に割り当てられる時間を従来の倍にすることができた。しかも、インターレース方式を用いているため、1水平走査期間に2本の走査電極に同じデータで書き込みをしているにもかかわらず、解像度は、従来の半分以上あり、解像度の極端な低下無しに、実質的な走査本数を落として、データ書き込み時間を2倍に延ばすことが出来た。

【0016】この駆動方法を、具体的な駆動方法の電圧波形図として示したのが図2、及び図3である。図2、ないし図3において、波形(g)は共通行電極 $C_1 \sim C_{m+1}$ に印加される電圧波形を、波形(h)は走査電極 S_1 に印加される電圧波形を、波形(i)は走査電極 S_2 に印加される電圧波形を、波形(j)は走査電極 S_3 に印加される電圧波形を、波形(k)は走査電極 S_4 に印加される電圧波形を、波形(l)は走査電極 S_5 に印加される電圧波形を、波形(m)は走査電極 S_6 に印加される電圧波形を、波形(n)は各データ電極に印加され

る電圧波形を、示している。図2は、図1の奇数フィールドに対応しており、走査パルスSPがまず最初の1水平走査期間に走査電極 S_1 、 S_2 に同時に印加され、次の水平走査期間に S_3 、 S_4 に印加され、更に次の水平走査期間に走査電極 S_5 、 S_6 に印加されている。また、これらの走査パルスに対応して、消去パルスEPが、やはり2行の走査電極に同時に印加されていく。

【0017】また、図3は、図1の偶数フィールドに対応しており、走査パルスSPがまず最初の水平走査期間に走査電極 S_1 に印加され、次の水平走査期間に走査電極 S_2 、 S_3 に印加され、更に次の水平走査期間に走査電極 S_4 、 S_5 に印加されている。また、これらの走査パルスに対応して、消去パルスEPが、最初は走査電極 S_1 のみに、それ以降は2行の走査電極に同時に印加されていく。このような駆動電圧波形を用いることにより、従来より2倍の早さでデータの書き込みを行うことができ、従って、1水平走査期間の幅を従来の2倍にすることができるようになった。しかも、インターレース駆動により、奇数サブフィールドと偶数サブフィールドで異なる画像を表示するため、従来に比べて解像度を同等とまでは行かないものの、半分以上に保ち画像表示することができた。

【0018】すなわち、従来技術の課題で述べた場合で考えると、データの書き込み時間を従来の4マイクロ秒の2倍の8マイクロ秒まで拡張でき、この結果書き込み放電が確実に起こるようになり、表示品位を飛躍的に向上させることができた。この時、垂直方向の解像度は、480本には及ばないものの、240本を大きく越える値を得ることが出来た。

【0019】なお、ここでは、奇数フィールドにおいては最初の水平走査期間に2行の走査電極を選択し、偶数フィールドにおいては、最初の水平走査期間に1行の走査電極を選択する例を示したが、この逆で、奇数フィールドにおいては最初の水平走査期間に1行の走査電極を選択し、偶数フィールドにおいては、最初の水平走査期間に2行の走査電極を選択するようにしても良い。要するに、表示データにおける偶数のフィールドと奇数フィールドの表示の順序を正しく再現できるようにすれば良い。

【0020】以上、本発明の駆動方法を、図5ないし図6に示したプラズマディスプレイパネルに適用した場合について述べた。しかし、本発明は、このような型のパネルに限らず、例えば、図4に示した、いわゆる対向電極型のパネルにも適用できる。

【0021】また、本発明は、パネルの走査線本数が多くなった場合によく用いられる、走査線をパネル上半分と下半分の2グループに分割し、また列電極をパネル中央で2分して駆動する、いわゆる、上下2分割駆動方式に対しても適用できることは言うまでもない。

【0022】

【発明の効果】以上説明したように、本発明の駆動方法を用いることにより、解像度を大きく落とすことなく、データ書き込み時間を2倍に延ばすことが出来るため、データの書き込みミスをなくし、良好な表示画像を得ることが出来るので、工業上非常に有用である。

【図面の簡単な説明】

【図1】本発明の実施例の駆動原理の説明図である。

【図2】本発明の実施例における、奇数フィールドの電圧波形図である。

【図3】本発明の実施例における、偶数フィールドの電圧波形図である。

【図4】本発明を適用できる対向型プラズマディスプレイパネルの電極配置を示した平面図である。

【図5】プラズマディスプレイパネルの一例の構成図である。

【図6】プラズマディスプレイパネルの電極配置図である。

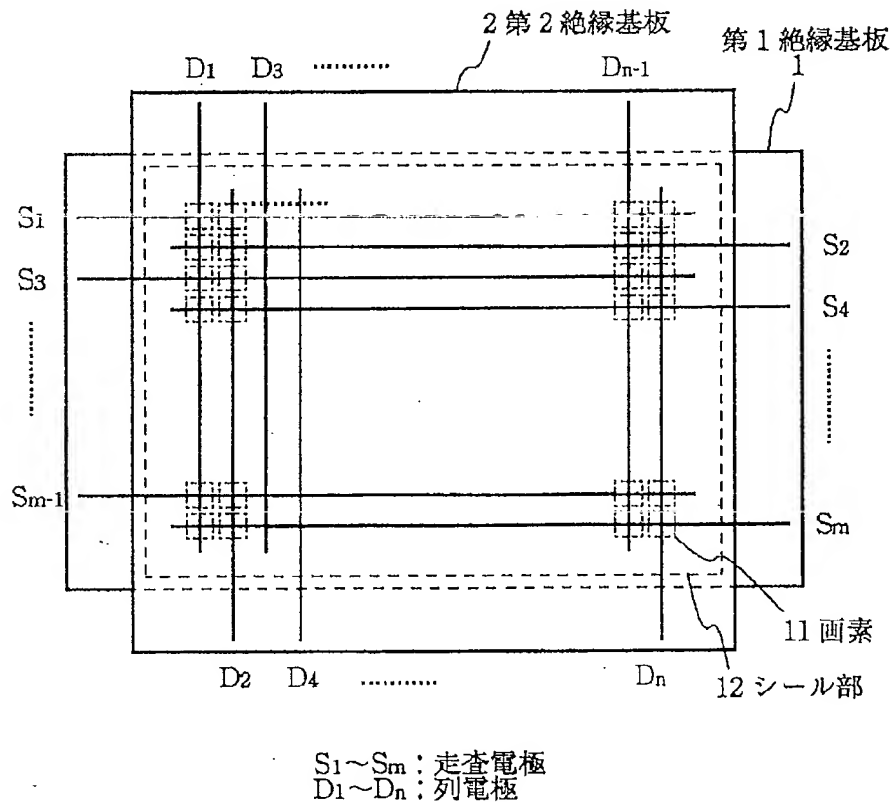
【図7】プラズマディスプレイパネルの従来の駆動方法による電圧波形図である。

【図8】均等分割サブフィールドを用いたタイムチャートである。

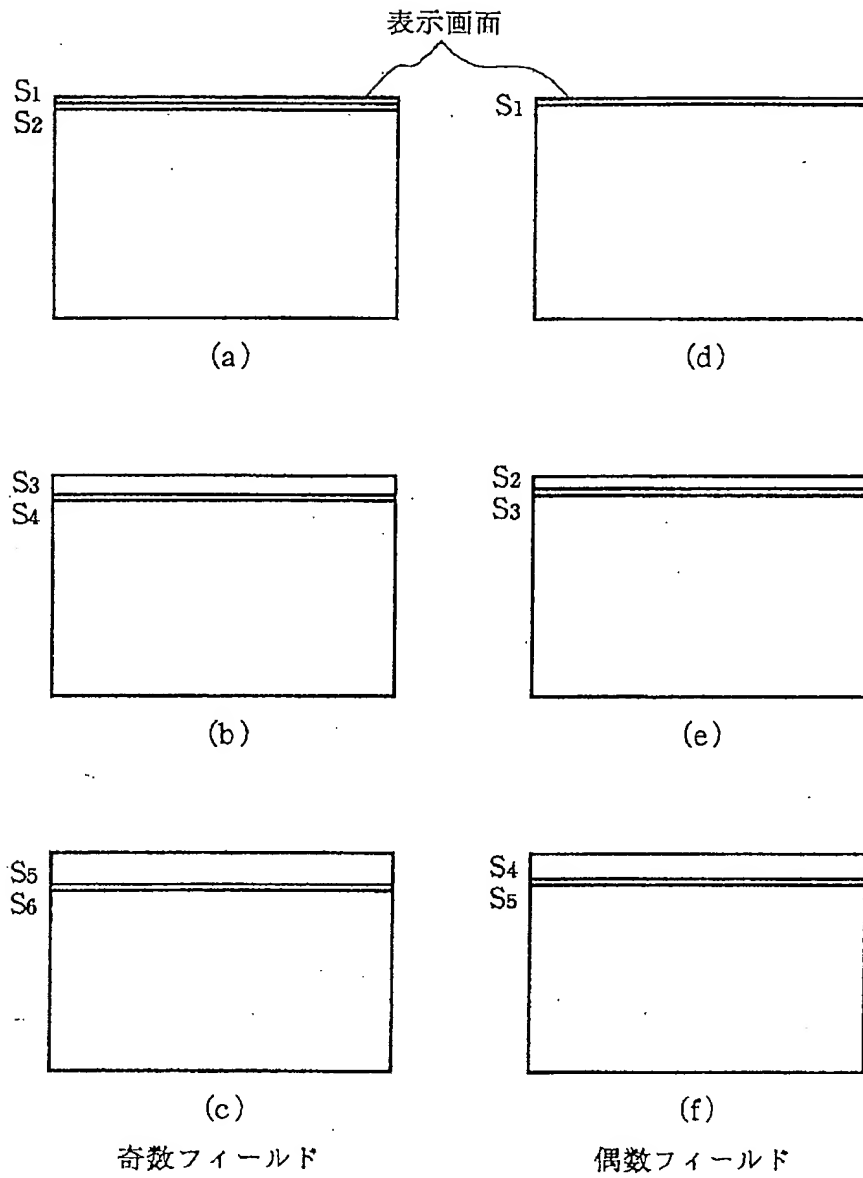
【符号の説明】

- | | |
|------|--------|
| 1 | 第1絶縁基板 |
| 2 | 第2絶縁基板 |
| 3 | 行電極 |
| 4 | 列電極 |
| 5, 6 | 絶縁層 |
| 7 | 保護層 |
| 8 | 蛍光体 |
| 9 | 隔壁 |
| 10 | 放電空間 |
| 11 | 画素 |
| 12 | シール部 |

【図4】

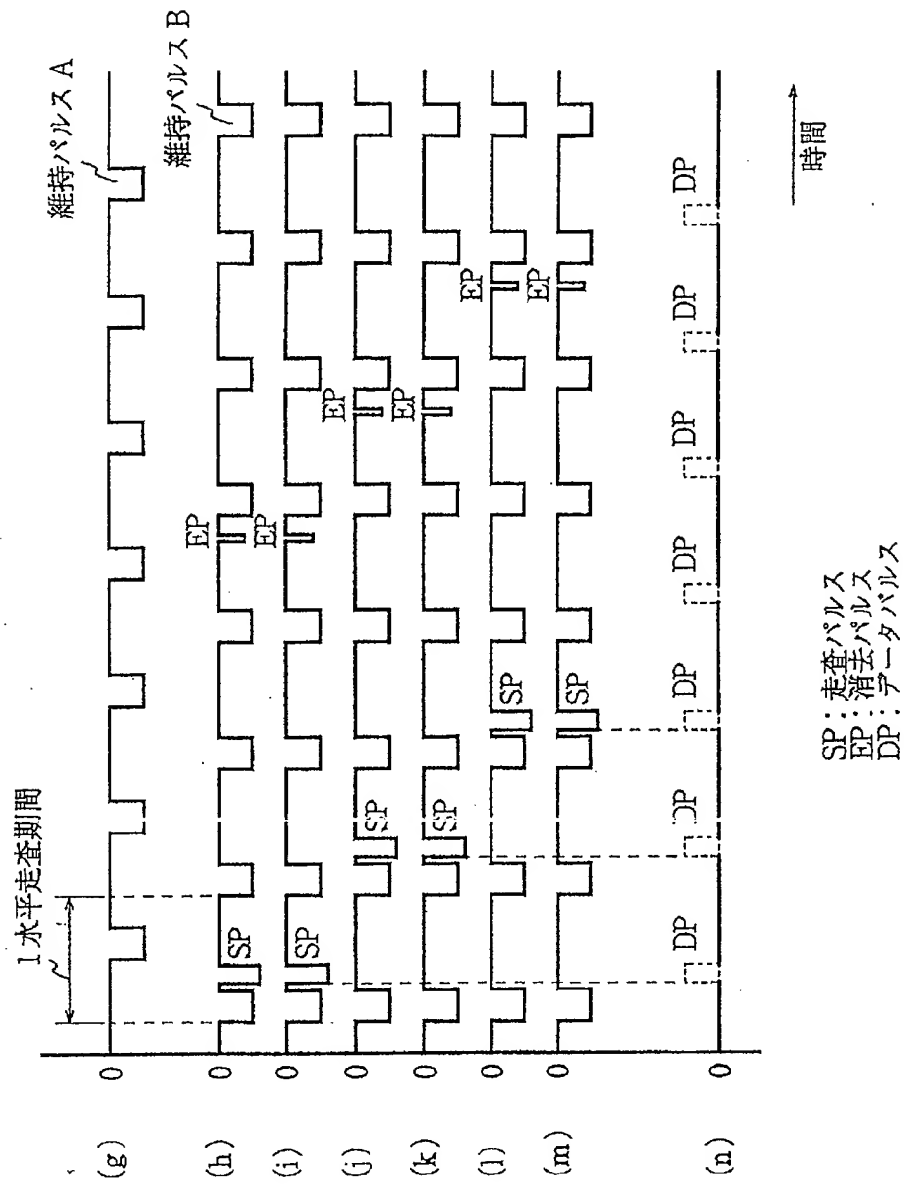


【図 1】

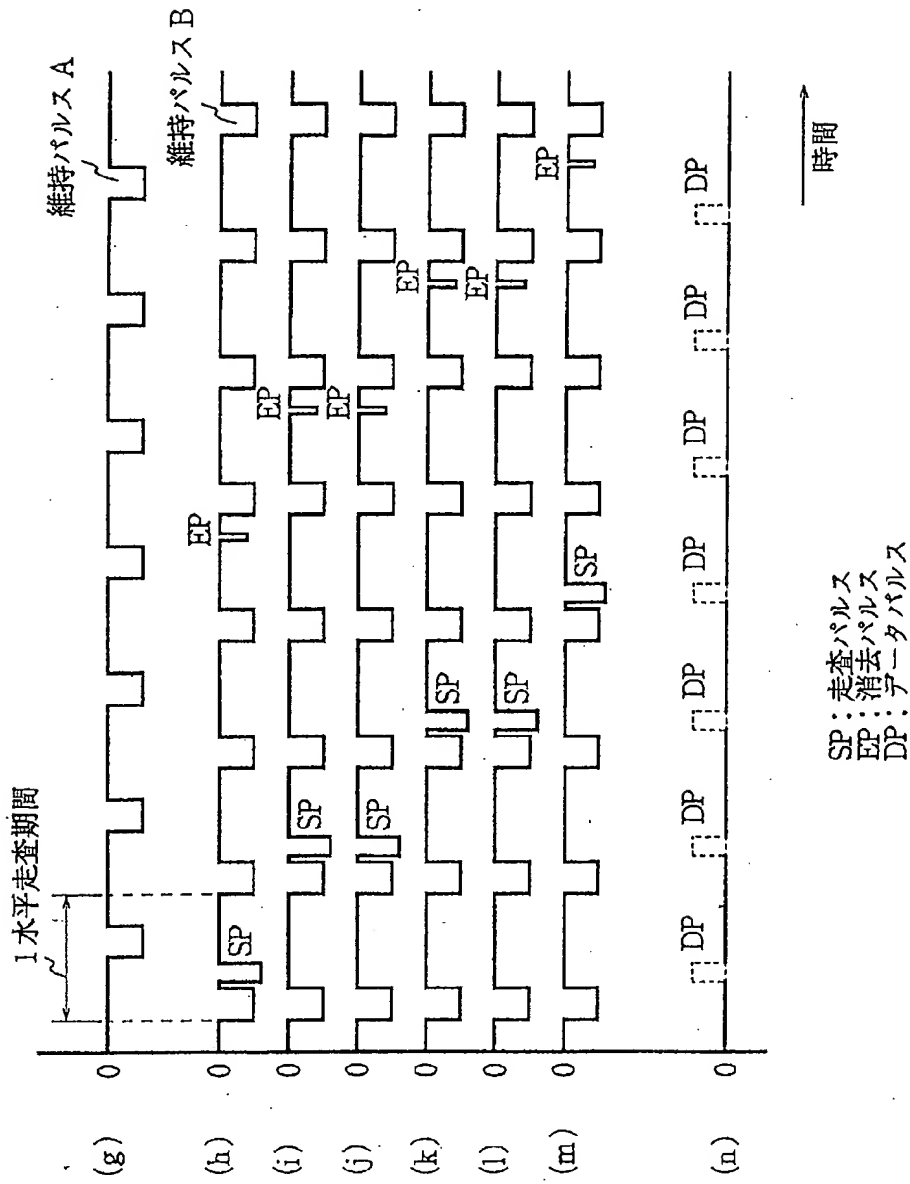


S1～S6：書込を行う走査電極

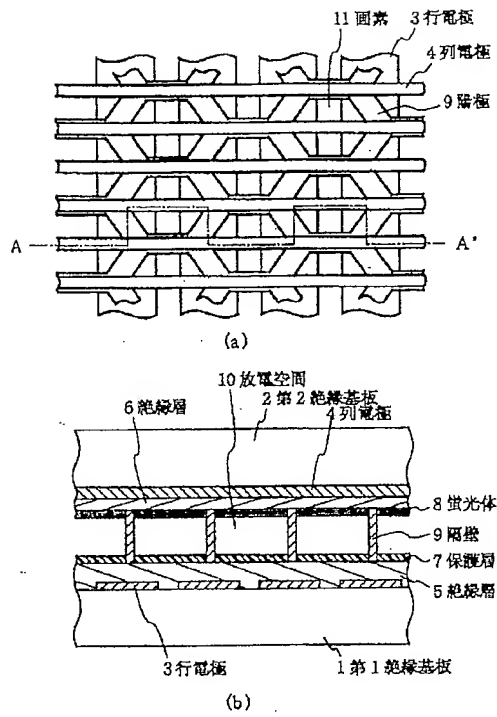
【図2】



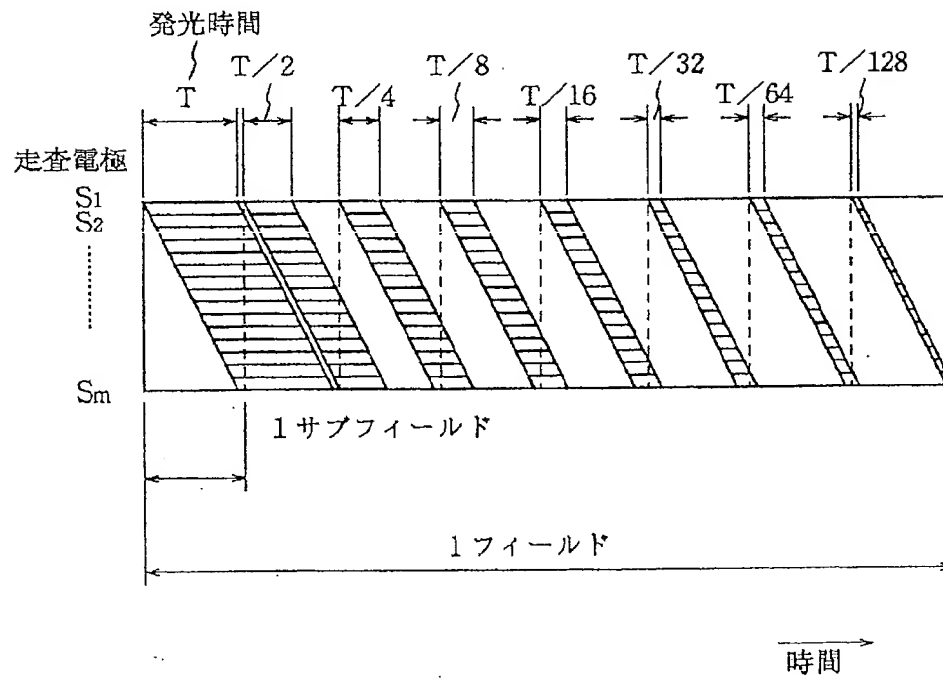
【図 3】



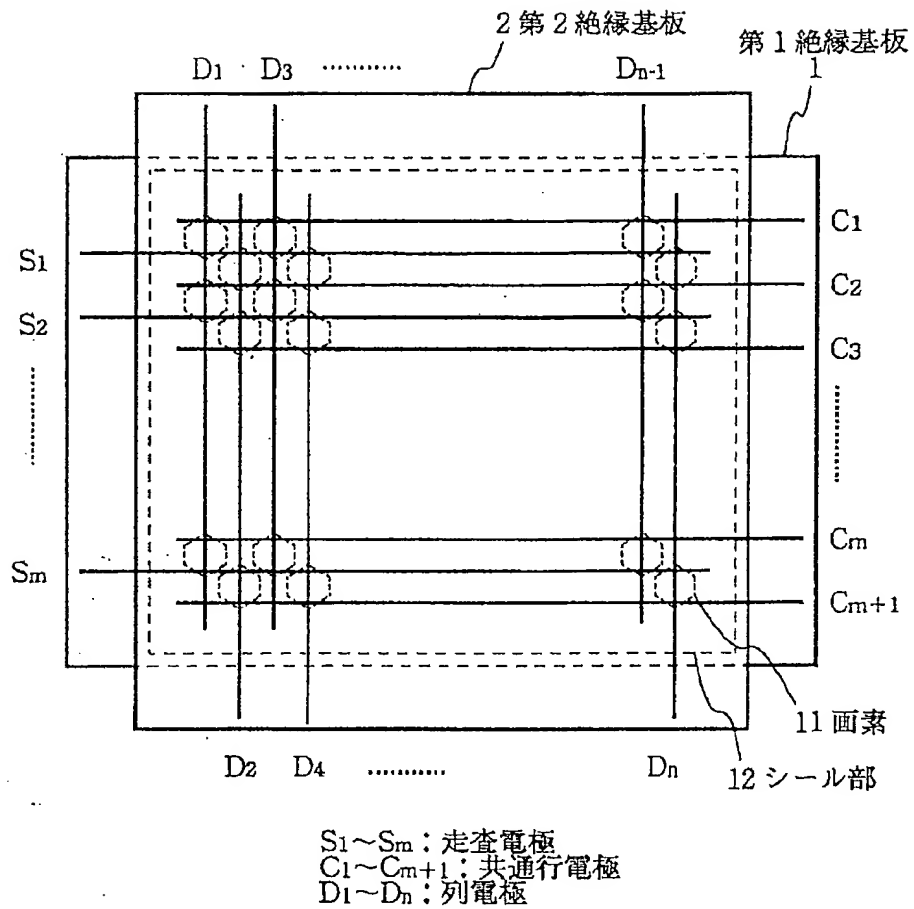
【図5】



【図8】



〔図6〕



【图 7】

